



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ **Offenlegungsschrift**
⑩ **DE 197 12 622 A 1**

⑤1 Int. Cl.⁸:
G 01 B 21/00
G 01 D 3/028
G 01 B 21/02

⑳ Aktenzeichen: 197 12 622.7
㉔ Anmeldetag: 26. 3. 97
㉕ Offenlegungstag: 1. 10. 98

DE 197 12 622 A 1

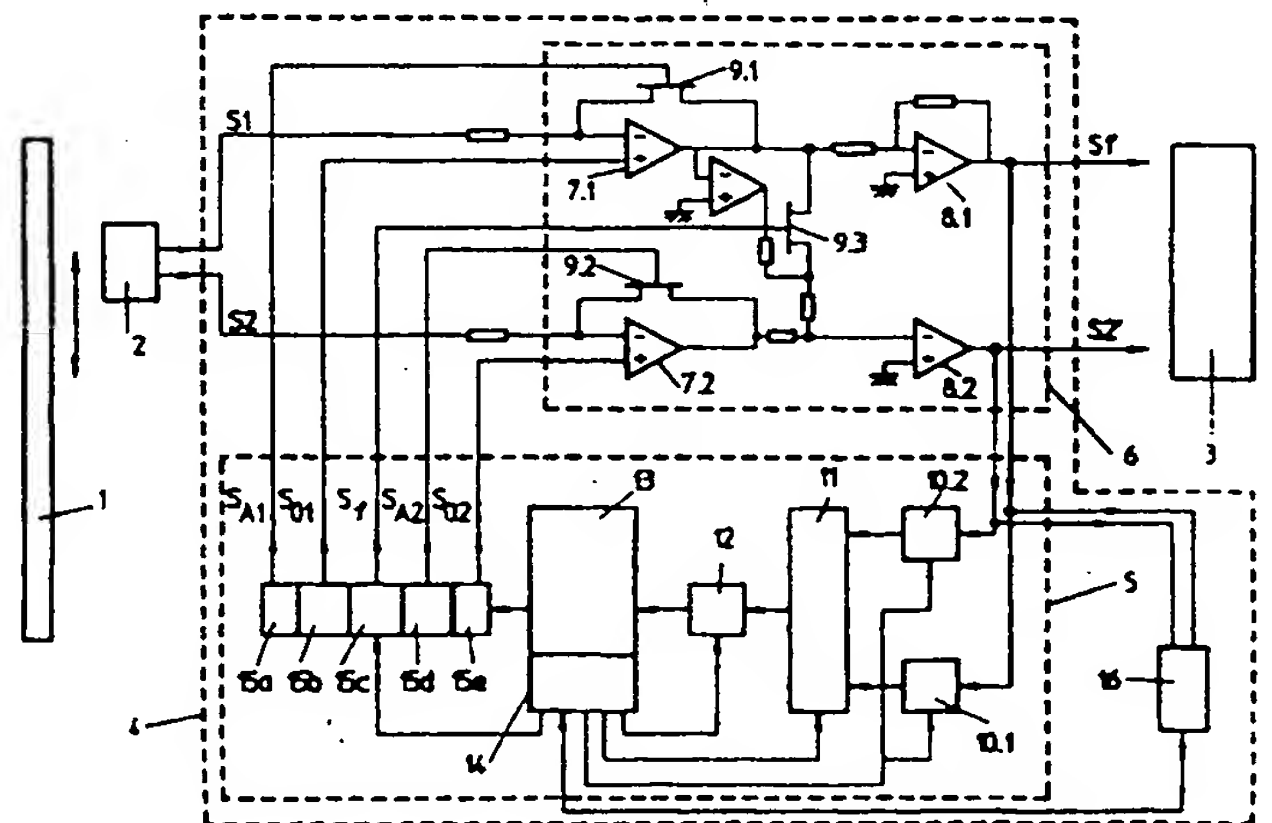
㉑ Anmelder:
Dr. Johannes Heidenhain GmbH, 83301 Traunreut,
DE

㉒ Erfinder:
Spies, Alfons, Dipl.-Ing., 83358 Seebruck, DE;
Holzapfel, Wolfgang, Dr., 83119 Obing, DE

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

⑤4 Anordnung und Verfahren zur automatischen Korrektur fehlerbehafteter Abtastsignale inkrementaler Positionsmeßeinrichtungen

⑤7 Es wird eine Anordnung sowie ein Verfahren zur automatischen Korrektur fehlerbehafteter Abtastsignale inkrementaler Positionsmeßeinrichtungen angegeben, die mit bestimmten Abweichungen von der idealen Signalform behaftet sind, wobei von einer nachgeordneten Auswerteeinheit eine ideale Signalform vorausgesetzt wird. Hierbei werden einer Prozessoreinheit die Abtastsignale zugeführt und mittels eines Korrekturalgorithmus Korrekturgrößen bestimmt, die wiederum in entsprechende Stellsignale umgesetzt werden. Einer Korrektureinheit werden die analogen Abtastsignale sowie die Stellsignale übergeben; diese umfaßt mehrere Abgleichmöglichkeiten, um durch die Beaufschlagung mit den Stellsignalen die fehlerbehafteten Abtastsignale zu korrigieren. Die Prozessoreinheit sowie die Korrektureinheit sind so angeordnet, daß an der Prozessoreinheit eingangsseitig Abtastsignale anliegen, welche bereits die Korrektureinheit passiert haben (Figur 1).



DE 197 12 622 A 1

Die vorliegende Erfindung betrifft eine Anordnung sowie ein Verfahren zur automatischen Korrektur fehlerbehafteter Abtastsignale gemäß dem Oberbegriff der Ansprüche 1 und 10. Insbesondere eignen sich die erfindungsgemäße Anordnung sowie das erfindungsgemäße Verfahren zum Einsatz innerhalb einer inkrementalen Positionsmeßeinrichtung.

In bekannten inkrementalen Positionsmeßeinrichtungen resultieren bei der Abtastung einer periodischen Maßstabstruktur mittels einer geeignet ausgebildeten Abtasteinheit ausgangsseitig üblicherweise mindestens zwei phasenversetzte periodische, analoge Abtastsignale. Diese werden in bekannter Art und Weise zur Bestimmung der Relativposition von Maßstabteilung und Abtasteinheit in einer nachgeordneten Auswerteeinheit weiterverarbeitet. Abtasteinheit und Maßstabteilung sind hierbei etwa mit zwei zueinander beweglichen Teilen einer Werkzeugmaschine verbunden; als Auswerteeinheit dient eine numerische Steuerung.

Die Genauigkeit der Positionsbestimmung mit Hilfe einer derartigen Positionsmeßeinrichtung hängt nunmehr von der Qualität der auf diese Art und Weise erzeugten periodischen Abtastsignale ab. Je nach eingesetztem physikalischen Abtastprinzip existieren hierbei eine Reihe von Fehlerquellen unterschiedlichster Art. So wirken sich beispielsweise bei optischen Meßsystemen Ungenauigkeiten in den reflektiven oder transmittiven Teilungsstrukturen negativ auf die Signalqualität aus. Auch bei anderen Abtastprinzipien, beispielsweise in magnetischen Positionsmeßeinrichtungen, werden nicht immer die gewünschten Anforderungen an die resultierenden Ausgangssignale erfüllt. Beispielsweise kann der Abtastabstand variieren oder aber Temperaturschwankungen die magnetfeldempfindlichen Detektorelemente beeinflussen etc.

Insbesondere bei einer nachfolgenden Interpolation, das heißt einer elektronischen weiteren Unterteilung der analogen Abtastsignale, wirken sich bestimmte Fehlerarten störend aus. Vorausgesetzt wird bei der Interpolation jedoch eine ideale Form der analogen Abtastsignale bzw. eine entsprechende ideale Beziehung zwischen diesen. Es handelt sich bei den verschiedenen Fehlerarten um gegebenenfalls vorliegende unterschiedliche Amplitudenwerte der beiden phasenversetzten Abtastsignale, um einen Phasenversatz, der von dem vorausgesetzten Phasenversatz abweicht sowie eventuell vorhandene Gleichspannungs-Offsets der beiden periodischen Abtastsignale. Im Fall üblicher inkrementaler Meßsysteme handelt es sich beim erwähnten Phasenversatz um 90° ; bei interferentiellen Dreigitter-Meßsystemen kann jedoch auch ein idealer Phasenversatz von 120° zwischen drei verschiedenen Abtastsignalen vorliegen.

Neben der Möglichkeit, die eigentliche Signalgewinnung zu optimieren, existieren Ansätze, wie derartige Fehler in Positionsmeßeinrichtungen, die periodische, analoge Abtastsignale liefern, automatisch auf elektronischem Weg korrigiert werden können. Aus der Veröffentlichung "Auto correction of interpolation errors in optical encoders" von C. Wang et al. in Proc. of SPIE Vol. 2718, 1996, S. 439-447 ist beispielsweise ein derartiges elektronisches Korrekturverfahren für optische Positionsmeßeinrichtungen bekannt. Es wird hierbei vorgeschlagen, die analogen Abtastsignale zum einen über geeignete A/D-Wandler einem Microcontroller zuzuführen, innerhalb dessen auf Grundlage eines bekannten Algorithmus Korrekturparameter bestimmt werden. Als Korrekturalgorithmus wird dabei ein Verfahren herangezogen, das z. B. in den Veröffentlichungen von P. L. M. Heydemann "Determination and correction of quadrature fringe measurement errors in interferometers", Applied Optics, Vol. 20, No. 3 S. 3382-3384, 1981 und K. P. Birch, "Optical

fringe interpolation with nanometric accuracy", Precision Engineering, Vol. 12, No. 4, S. 195-198, 1990 beschrieben wird. Über dem Microcontroller nachgeordnete D/A-Wandler gelangen die Korrekturparameter auf einen analogen Schaltkreis, über den die Einwirkung auf die analogen, periodischen Abtastsignale möglich ist. Ausgangsseitig liegen seitens des analogen Schaltkreises demzufolge die korrigierten Abtastsignale vor, die der vorausgesetzten idealen Signalform entsprechen und in bekannten Auswerteelektroniken weiterverarbeitet werden können.

Als nachteilig an dieser vorgeschlagenen Lösung erweist sich zum einen, daß in der Regel auch der analoge Schaltkreis, über den auf die analogen Abtastsignale eingewirkt wird, mit bestimmten Fehlern behaftet ist. Hierzu zählen etwa unerwünschte Offset-Fehler oder eine undefinierte Signalverstärkung. Diese Fehler werden bei der Bestimmung der Korrekturparameter bzw. der entsprechenden Stellsignale jedoch nicht berücksichtigt und verfälschen die analogen Abtastsignale demzufolge nach wie vor in unerwünschter Art und Weise. Zum anderen muß die Empfindlichkeit der vom Microcontroller erzeugten Korrekturparameter bzw. der entsprechenden Stellsignale auf den analogen Schaltkreis abgestimmt werden, was bei eventuell vorhandenen Fehlern im analogen Schaltkreis jedoch problematisch ist. Desweiteren erweist sich als nachteilhaft, daß die Selektion der zur Bestimmung von Korrekturparametern herangezogenen Daten softwaremäßig überprüft werden muß. Eine derartige Überprüfung der Daten erfordert eine bestimmte Rechenzeit, was wiederum die Geschwindigkeit des vorgeschlagenen Korrekturverfahrens begrenzt und insbesondere bei hohen Verfahrensgeschwindigkeiten von Bedeutung ist.

Aufgabe der vorliegenden Erfindung ist es, die bekannte, gattungsgemäße Anordnung bzw. das entsprechende Verfahren aus der oben genannten Veröffentlichung möglichst vorteilhaft weiterzuentwickeln, um eine nochmals verbesserte Korrektur der fehlerbehafteten, analogen Abtastsignale einer inkrementalen Positionsmeßeinrichtung sicherzustellen, d. h. die bei der Abtastung resultierenden Fehler zu eliminieren oder zumindest zu minimieren.

Diese Aufgabe wird gelöst durch eine Anordnung mit den Merkmalen im kennzeichnenden Teil des Anspruches 1 bzw. mit Hilfe eines Verfahrens, das über die kennzeichnenden Merkmale des Anspruches 10 charakterisiert wird.

Vorteilhafte Ausführungsformen der erfindungsgemäßen Anordnung bzw. des erfindungsgemäßen Verfahrens ergeben sich aus den in den abhängigen Ansprüchen aufgeführten Maßnahmen.

Erfindungsgemäß wird nunmehr eine Signalkorrekturanordnung auf Basis einer Regelung vorgeschlagen, um die verschiedenartigen Abtastfehler zu eliminieren. Dies bedeutet, daß die ausgangsseitig an der Korrekturereinheit anliegenden, ggf. bereits einmal korrigierten analogen Abtastsignale eineressoreinheit zugeführt werden, die auf Grundlage der zugeführten Abtastsignale erneut den Korrekturalgorithmus auf die Abtastsignale anwendet, entsprechende Korrekturgrößen bzw. analoge Stellsignale bestimmt und diese wiederum an die Korrekturereinheit übergibt, wo eine Einwirkung auf die analogen Abtastsignale möglich ist usw.

Da demzufolge Abtastsignale, die die Korrekturereinheit bereits einmal durchlaufen haben bzw. bereits einmal korrigiert wurden, als Grundlage für den Korrekturalgorithmus dienen, resultiert eine nochmals verbesserte Signalkorrektur. Insbesondere lassen sich die oben erwähnten Probleme bezüglich eventueller Fehler in der analogen Korrekturereinheit damit umgehen. Beim Bestimmen der erforderlichen Korrekturparameter werden derartige Fehler berücksichtigt und über die Ausgabe entsprechender Stellsignale kompensiert.

siert.

Desweiteren ergibt sich in einer vorteilhaften Ausführungsform der erfindungsgemäßen Anordnung ein relativ einfacher Aufbau mit lediglich einem eingangsseitig erforderlichen A/D-Wandler in der Prozessoreinheit.

Ferner ist das erfindungsgemäße Verfahren sowie die erfindungsgemäße Anordnung äußerst flexibel hinsichtlich der Wahl derjenigen Signalwerte, die letztlich zur Bestimmung der Korrekturparameter herangezogen werden. Insbesondere sind dabei jeweils keine aufwendigen und rechenzeitintensiven Maßnahmen hinsichtlich der Selektion der gewählten Signalwerte erforderlich. So können mit Hilfe des erfindungsgemäßen Verfahrens bzw. mit der erfindungsgemäßen Anordnung auch bei hohen Relativgeschwindigkeiten von Maßstabteilung und Abtasteinheit in zuverlässiger Form die gewünschten Korrekturen vorgenommen werden.

Die erfindungsgemäßen Maßnahmen können beispielsweise allesamt innerhalb der jeweiligen Positionsmeßeinrichtung getroffen werden. Daneben ist es jedoch ebenso möglich, die entsprechenden Maßnahmen an anderer Stelle, d. h. außerhalb der eigentlichen Positionsmeßeinrichtung zu realisieren. In beiden Fällen werden entsprechend korrigierte Abtastsignale an eine nachgeordnete Auswerteeinheit übertragen und zur Positionsbestimmung weiterverarbeitet.

Weitere Vorteile sowie Einzelheiten der erfindungsgemäßen Anordnung bzw. des erfindungsgemäßen Verfahrens ergeben sich aus der nachfolgenden Beschreibung eines Ausführungsbeispiels anhand der beiliegenden Fig. 1. Es handelt sich hierbei lediglich um eine schematische Darstellung einer möglichen Ausführungsform, das heißt im Rahmen der erfindungsgemäßen Maßnahmen sind sehr wohl geeignete Abwandlungen hiervon möglich.

Schematisiert angedeutet ist in Fig. 1 auf der linken Seite eine Abtasteinheit 2, mit der eine Maßstabteilung 1 abgetastet wird. Maßstabteilung 1 und Abtasteinheit 2 sind, wie über den entsprechenden Pfeil angedeutet werden soll, relativ zueinander verschiebbar bzw. beweglich zueinander angeordnet. Hinsichtlich der Signalerzeugung und der konkreten Ausführung von Maßstabteilung 1 und Abtasteinheit 2 existieren dabei vielfältigste Möglichkeiten. Beispielsweise kann es sich hierbei ebenso um eine optisch abgetastete Maßstabteilung handeln wie um eine magnetische Teilungsstruktur, die mittels einer entsprechend ausgebildeten Abtasteinheit zur Erzeugung verschiebungsabhängiger Abtastsignale abgetastet wird. Daneben sind selbstverständlich auch weitere physikalische Abtastprinzipien zur Signalerzeugung einsetzbar wie etwa induktive Abtastprinzipien, die in Verbindung mit einem Trägerfrequenz-Auswerteverfahren betrieben werden etc.

Im Fall optischer Positionsmeßeinrichtungen ermöglichen die erfindungsgemäßen Maßnahmen beispielsweise auch den Einsatz sog. vorgespannter Photoelemente oder Photodioden, die schnelle Ansprechzeiten aufweisen, jedoch aufgrund ihrer Temperaturabhängigkeit fehlerbehaftete Abtastsignale liefern können. Bei magnetischen Positionsmeßeinrichtungen können auch diejenigen Fehler korrigiert werden, die durch die Verwendung von Feldplatten, magnetoresistiven Elementen oder Hallelementen als magnetfeldempfindliche Detektorelemente verursacht werden.

Desweiteren ist auch die dargestellte Variante eines Längenmeßsystems lediglich beispielhaft zu verstehen, d. h. es können natürlich auch rotatorisch ausgebildete Meßsysteme mit der erfindungsgemäßen Anordnung kombiniert werden, über die die Rotationsbewegung zweier zueinander beweglicher Objekte erfaßt werden soll usw.

Ausgangsseitig liegen an der Abtasteinheit 2 des dargestellten Ausführungsbeispiels periodische analoge Abtast-

signale S1, S2 an, die von einer nachgeordneten Auswerteeinheit 3 zur Positionsbestimmung in bekannter Art und Weise herangezogen werden können und hierzu etwa interpoliert werden etc. Bei der schematisiert angedeuteten

5 Auswerteeinheit 3 kann es sich beispielsweise um die numerische Steuerung einer Werkzeugmaschine handeln. Von der Auswerteeinheit 3 wird dabei eine bestimmte, ideale Signalform der beiden Abtastsignale S1, S2 sowie entsprechende Beziehungen zwischen den Signalen vorausgesetzt. Hierzu gehört ein idealer Phasenversatz zwischen den beiden periodischen Abtastsignalen S1 und S2 von 90°, möglichst gleiche Signalamplituden sowie verschwindende Gleichspannungsanteile bzw. Offsets der Signale S1 und S2. Um diesen Anforderungen der Auswerteeinheit 3 zu genügen, sind erfindungsgemäß nunmehr bestimmte Maßnahmen vorgesehen, so daß eine automatische Korrektur der üblicherweise fehlerbehafteten Abtastsignale S1, S2 während des Meßbetriebes erfolgt und derart optimierte Abtastsignale S1', S2' an die Auswerteeinheit 3 übergeben werden.

10 Die hierzu erforderliche, erfindungsgemäße Anordnung 4 umfaßt im wesentlichen eine Prozessoreinheit 5 sowie eine vorzugsweise analog aufgebaute Korrekturereinheit 6. Die von der Abtasteinheit 2 gelieferten periodischen Abtastsignale S1, S2 gelangen zur automatischen Korrektur der verschiedenen Abtastfehler zunächst auf die Korrekturereinheit 6 innerhalb der erfindungsgemäßen Anordnung 4. Über die Korrekturereinheit 6 sind eine Reihe von Abgleichmöglichkeiten für die fehlerbehafteten Abtastsignale S1, S2 gegeben, die nachfolgend erläutert werden.

20 Seitens der Korrekturereinheit 6 sind neben eingangs- und ausgangsseitig angeordneten Operationsverstärkern 7.1, 7.2, 8.1, 8.2 eine Reihe von analog ausgebildeten Abgleichelementen 9.1, 9.2, 9.3 vorgesehen, über die in definierter Art und Weise auf die analogen Abtastsignale S1, S2 eingewirkt werden kann. Die analogen Abgleichelemente 9.1, 9.2, 9.3 sind dabei z. B. als elektronisch einstellbare Potentiometer ausgebildet, deren Widerstände über Stellsignale innerhalb geeigneter Grenzen variiert werden können. Zur Korrektur der verschiedenen Abtastfehler sind im einzelnen zwei Abgleichelemente 9.1, 9.2 innerhalb der Korrekturereinheit 6 vorgesehen, welche jeweils zwischen den "-"-Eingang der eingangsseitigen Operationsverstärker 7.1, 7.2 und deren Ausgang geschaltet sind. Über diese Abgleichelemente 9.1, 9.2 ist eine definierte Variation der Signalamplituden der beiden Abtastsignale S1, S2 möglich. Wie bereits oben angedeutet, werden seitens der Auswerteeinheit 3 möglichst gleiche Amplituden der beiden analogen Abtastsignale S1, S2 bei der Weiterverarbeitung vorausgesetzt. Ein weiteres Abgleichelement 9.3 ist zwischen die beiden Verarbeitungskanäle der Abtastsignale S1, S2 geschaltet und gestattet die definierte Variation der Phasenlage der beiden Abtastsignale S1, S2, die im Idealfall um 90° zueinander phasenversetzt sind.

55 Die verschiedenen Abgleichelemente 9.1, 9.2, 9.3 werden zur Einstellung der erforderlichen Werte von Stellsignalen S_{A1} , S_{A2} , S_{ϕ} beaufschlagt. Weitere Abgleichmöglichkeiten für die analogen Abtastsignale S1, S2 existieren aufgrund der an den "+U"-Eingängen der eingangsseitigen Operationsverstärker 7.1, 7.2 anliegenden Stellsignale S_{O1} , S_{O2} . Über diese ist jeweils der Gleichspannungs-Anteil bzw. Offset der beiden Abtastsignale S1, S2 definiert einstellbar. Hinsichtlich der Erzeugung der verschiedenen Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_{ϕ} sei auf die nachfolgende Beschreibung verwiesen. Die in Fig. 1 dargestellte Ausführungsform der analogen Korrekturereinheit 6 ist selbstverständlich lediglich beispielhaft zu verstehen und kann im Rahmen der vorliegenden Erfindung durchaus abgewandelt werden.

Während des Meßbetriebes werden über die vorab erläu-

terten Abgleichmöglichkeiten innerhalb der Korrektoreinheit 6 der erfindungsgemäßen Anordnung die eingehenden analogen Abtastsignale S_1 , S_2 laufend mit bestimmten Stellsignalen S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ beaufschlagt. Derart kann stets die ideale Signalform der ursprünglich fehlerbehafteten Abtastsignale sichergestellt und möglichst ideale, korrigierte Abtastsignale S_1' , S_2' an die nachgeordnete Auswerteeinheit 3 übergeben werden. Die Erzeugung der verschiedenen Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ für die verschiedenen Abgleichmöglichkeiten erfolgt dabei erfindungsgemäß über die Prozessoreinheit 5, der diejenigen Abtastsignale S_1' , S_2' zugeführt werden, welche ausgangsseitig an der Korrektoreinheit 6 an liegen und an die Auswerteeinheit 3 übergeben werden sollen. Auf Basis der eingangsseitig anliegenden Signale S_1' , S_2' erfolgt in der Prozessoreinheit 5 die Bestimmung von Korrekturgrößen bzw. Korrekturparametern und die Erzeugung entsprechender Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ für die analogen Abtastsignale S_1 , S_2 . Ausgangsseitig liegen an der Prozessoreinheit 5 demzufolge die Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ an, über die die ggf. erforderlichen, verschiedenen Signalabgleiche innerhalb der Korrektoreinheit 6 mit den vorab erläuterten Abgleichmöglichkeiten vorgenommen werden, um auf diese Art und Weise die gewünschte ideale Signalform der analogen Abtastsignale S_1 , S_2 laufend sicherzustellen.

Die Prozessoreinheit 5 umfaßt im dargestellten Ausführungsbeispiel zwei eingangsseitig angeordnete Sample/Hold-Stufen 10.1, 10.2 für das Paar periodischer Abtastsignale S_1' , S_2' , d. h. je eine entsprechende Stufe 10.1, 10.2 pro Abtastsignal. Den beiden Sample/Hold-Stufen 10.1, 10.2 ist eine Multiplexeinheit 11 nachgeordnet, über die die anliegenden analogen Abtastsignale S_1 , S_2 zeitsequentiell auf eine A/D-Wandlereinheit 12 durchgeschaltet werden. In der A/D-Wandlereinheit 12 erfolgt die Digitalisierung der analogen Abtastsignale S_1' , S_2' , d. h. die Weiterverarbeitung der Abtastsignale S_1' , S_2' erfolgt in der Prozessoreinheit 5 in digitaler Form. Die digitalisierten Abtastsignale werden einer CPU 13 zugeführt, die in Form eines Mikroprozessors ausgebildet ist und der desweiteren ein Arbeitsspeicher 14 zugeordnet ist.

Grundsätzlich wäre es auch alternativ möglich, anstelle der dargestellten Variante mit einer Multiplexeinheit 11 und einer A/D-Wandlereinheit 12 mehrere parallel angeordnete A/D-Wandlereinheiten vorzusehen.

Über die CPU 13 erfolgt die Bestimmung von ggf. erforderlichen Korrekturgrößen für die Abtastsignale S_1 , S_2 mittels eines geeigneten Korrekturalgorithmus. Hierzu werden vorzugsweise mehrere zusammengehörige Signal-Wertepaare aus den beiden vorliegenden Abtastsignalen abgespeichert und auf Grundlage mehrerer derartiger Wertepaare die entsprechenden Korrekturgrößen respektive die analogen Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ gebildet. Bezüglich einer vorteilhaften Möglichkeit zur Bestimmung von Korrekturgrößen für mit Abtastfehlern behaftete, phasenversetzte Abtastsignale einer Positionsmeßeinrichtung sei an dieser Stelle insbesondere auf die bereits oben erwähnten Veröffentlichungen von C. Wang et al., P.L.M. Heydemann sowie K.P. Birch verwiesen.

Auf Grundlage des Korrekturalgorithmus werden von der CPU 13 Korrekturgrößen sowie entsprechende – an dieser Stelle noch in digitaler Form vorliegende – Stellsignale für die verschiedenen Abgleichmöglichkeiten in der Korrektoreinheit 6 bestimmt. Neben der Ermittlung von Korrekturgrößen übernimmt die zentrale CPU 13 desweiteren die komplette Ablaufsteuerung und Synchronisation innerhalb der Prozessoreinheit 6, was über die entsprechenden Verbindungen zwischen CPU 13 und zugeordneter Speichereinheit 14 einerseits und den verschiedenen Komponenten 10.1,

10.2, 11, 12, 15a–15e der Prozessoreinheit 5 andererseits angedeutet werden soll.

Über mehrere in der Prozessoreinheit 5 ausgangsseitig angeordnete D/A-Wandlereinheiten 15a, 15b, 15c, 15d, 15e werden die bestimmten, noch digitalisiert vorliegenden Stellsignale in analoge Ausgangssignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ gewandelt und an die Korrektoreinheit 6 übergeben. Selbstverständlich könnte alternativ hierzu auch lediglich eine einzige D/A-Wandlereinheit an dieser Stelle eingesetzt werden. Durch die Einwirkung der Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ auf die verschiedenen Abgleichmöglichkeiten der Korrektoreinheit 6 kann auf diese Art und Weise eine automatisierte Korrektur der periodischen Abtastsignale S_1 , S_2 während des Meßbetriebes erfolgen. An die nachgeordnete Auswerteeinheit 3 werden die korrigierten Abtastsignale S_1' , S_2' übergeben.

Bei der Einwirkung der Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ auf die analogen Abtastsignale S_1 , S_2 ist zudem sichergestellt, daß sich von Korrekturzyklus zu Korrekturzyklus die Korrekturparameter bzw. Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ nicht zu sprunghaft ändern. Es ist vielmehr eine gewisse Stetigkeit der Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ auch über mehrere Korrekturzyklen hinweg gewährleistet, um sprunghafte Änderungen in den ausgegebenen, korrigierten Abtastsignalen S_1' , S_2' zu vermeiden. Um eine derartige Stetigkeit der von der Prozessoreinheit 5 an die Korrektoreinheit 6 übergebenen Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ sicherzustellen existieren mehrere Möglichkeiten. Beispielsweise kann eine maximale, erlaubte Änderung der Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ von Korrekturzyklus zu Korrekturzyklus vorgegeben werden. Desweiteren kann die beschriebene Regelung als PI-Regelung ausgebildet werden, so daß über den Integral-Anteil der Regelung eine Stetigkeit der Änderung der Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ gewährleistet ist.

Im Gegensatz zum bekannten Stand der Technik werden in der erfindungsgemäßen Anordnung die fehlerbehafteten, analogen Abtastsignale S_1 , S_2 erst nach dem Durchlaufen der Korrektoreinheit 6 abgegriffen und an die Prozessoreinheit 5 übergeben, die die entsprechend erforderlichen Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ für die verschiedenen Abgleichmöglichkeiten in der Korrektoreinheit 6 bestimmt. Im anschließenden Korrekturzyklus können die folgenden periodischen Abtastsignale bereits mit den bestimmten Korrektur- bzw. Stellgrößen beaufschlagt und damit zumindest grob korrigiert werden. Die auf diese Art und Weise erstmalig grob korrigierten Abtastsignale S_1 , S_2 dienen anschließend wiederum als Eingangsgrößen für die Prozessoreinheit 5, die auf dieser Grundlage eine erneute Bestimmung von ggf. erforderlichen Stellsignalen S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ vornehmen kann, womit die nachfolgenden analogen Abtastsignale S_1 , S_2 beaufschlagt werden usw. Es ergibt sich somit eine nochmals verbesserte Signalkorrektur der Abtastsignale S_1 , S_2 , die von der nachgeordneten Auswerteeinheit 3 weiterverarbeitet werden können. Zudem werden bei der Bestimmung der verschiedenen Korrekturgrößen bzw. Stellsignale S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_ϕ auch diejenigen Fehler berücksichtigt, die über die analoge Korrektoreinheit 6 verursacht werden.

Zur Durchführung des Korrekturalgorithmus und Bestimmung der erforderlichen Korrekturgrößen bzw. Stellsignale werden aus den analogen Abtastsignalen S_1 , S_2 erfindungsgemäß lediglich bestimmte Signal-Wertepaare herangezogen. Auf der Basis der ausgewählten Signal-Wertepaare wird dann der Korrekturalgorithmus ausgeführt. Hierbei existieren hinsichtlich der Selektion der herangezogenen Signalwerte eine Reihe von Möglichkeiten innerhalb der erfindungsgemäßen Anordnung bzw. innerhalb des erfindungs-

gemäßen Verfahrens.

Beispielsweise ist in einer ersten Ausführungsform möglich, die analogen Abtastsignale S1, S2 in unkorrigierter oder aber schon korrigierter Form auch einer Interpolatoreinheit zuzuführen, die die Signalperiode in eine vorgegebene Anzahl von Zählschritten unterteilt. In der Fig. 1 ist diejenige Variante bezüglich der Selektion der Signal-Wertepaare dargestellt, bei der die der Interpolatoreinheit zugeführten Signale an einer Stelle abgegriffen werden, an der nach dem ersten Korrekturzyklus bereits korrigierte Abtastsignale S1', S2' vorliegen; mit dem Bezugszeichen 16 wird dabei die Interpolatoreinheit bezeichnet, die in herkömmlicher Art und Weise ausgebildet ist. Der CPU 13 werden in der Prozesseinheit 5 über die Sample/Hold-Stufen 10.1, 10.2, Multiplexeinheit 11 und die D/A-Wandlereinheit 12 dann lediglich die von der Interpolatoreinheit 16 vorgegebenen Signalwerte der korrigierten Abtastsignale S1', S2' an denjenigen Positionen zugeführt, die den entsprechenden Interpolations-Zählschritten entsprechen. Zu diesem Zweck liegen an der Interpolatoreinheit 16 eingangsseitig die Abtastsignale S1', S2' an; ausgangsseitig liefert die Interpolatoreinheit 16 ein entsprechendes Synchronisationssignal für die CPU 13, die anschließend ein Einlesen der Signalwerte an diesen Positionen veranlaßt. Zum Einlesen bzw. Erfassen der Signale werden von der CPU wiederum zumindest entsprechende Signale an die A/D-Wandlereinheit 12 übergeben.

Alternativ zu dieser Ausführungsform könnte auch vorgesehen werden, daß von der Interpolatoreinheit 16 an den gewünschten Positionen, an denen Signalwerte übernommen werden sollen, entsprechende Synchronisationssignale an die Sample/Hold-Stufen 10.1, 10.2, die Multiplexeinheit 11 sowie die A/D-Wandlereinheit 12 übergeben werden, um den Einlesevorgang in die CPU 13 zu initiieren.

Hinsichtlich der Ausbildung der Interpolatoreinheit 16 existieren eine Reihe von Möglichkeiten. Grundsätzlich erfolgt dabei über die Interpolatoreinheit 16 jeweils eine weitere Unterteilung der Signalperiode und damit die Bestimmung definierter Positionen, an denen Signalwerte an die CPU für den Korrekturalgorithmus übergeben werden sollen. Beispielsweise kann etwa eine 10-fache, gleichmäßige Unterteilung der Signalperiode erfolgen, so daß an insgesamt 10 Interpolationspositionen eine Übermittlung von Synchronisationssignalen für das Einlesen der entsprechenden Signal-Wertepaare an die CPU 13 erfolgt. Als Signalwerte für den Korrekturalgorithmus werden dann die an den entsprechenden 10 Positionen erfaßten bzw. digitalisierten Signalwerte der CPU 13 zugeführt.

Hierzu können in einer ersten Ausführungsform der Interpolatoreinheit 16 die Übernahme-Positionen in absolut-codierter Form an die CPU 13 übergeben werden. Die Synchronisationssignale bestehen demzufolge hierbei aus der absoluten Positionsinformation an den Übernahmepositionen. Als vorteilhaft erweist sich dabei, daß der CPU 13 aufgrund der bekannten absoluten Übernahmeposition die Gleichmäßigkeit der Verteilung der übernommenen Signalwerte über die Signalperiode sofort bekannt ist. Es ist demzufolge keine aufwendige, rechenzeitintensive Überprüfung der Signalwerte dahingehend erforderlich, ob diese auch hinreichend gleichmäßig verteilt vorliegen und sich für den Korrekturalgorithmus eignen.

In einer weiteren Ausführungsform kann die Interpolatoreinheit 16 eine inkrementale Unterteilung der Signalperiode vornehmen und über einen mitlaufenden Zähler die jeweilige absolute Übernahmeposition bestimmt werden, die an die CPU 13 übergeben wird.

Desweiteren ist es in einer dritten Ausführungsform schließlich möglich, daß die Interpolatoreinheit 16 lediglich

ein inkrementale Unterteilung der Signalperiode vornimmt und entsprechende Signale zur Übernahme der Signalwerte an mehreren äquidistant verteilten Positionen an die CPU übergibt.

Insbesondere im Fall detektierter höherer Verfahrensgeschwindigkeiten erweist sich die Übergabe der absoluten Übernahmeposition von der Interpolatoreinheit 16 an die CPU 13 gemäß den beiden ersten Ausführungsvarianten als vorteilhaft. So kann derart sichergestellt werden, daß die Signal-Wertepaare auf jeden Fall an unterschiedlichen Positionen der zugehörigen Lissajous-Figur übernommen werden und nicht etwa in mehreren aufeinanderfolgenden Signalperioden stets an der gleichen Position in der Lissajous-Figur die Signalwerte übernommen werden.

Daneben ist es in weiteren Ausführungsformen möglich, die Selektion von Signal-Wertepaaren vorzunehmen, indem über die CPU 13 softwaremäßig Synchronisationssignale bzw. Triggerimpulse für die Sample/Hold-Stufen 10.1, 10.2, die Multiplexeinheit 11 und die D/A-Wandlereinheit 12 erzeugt bzw. vorgegeben werden. Es werden dabei wiederum nicht alle analogen Abtastsignale digitalisiert, sondern lediglich eine bestimmte Auswahl von Signal-Wertepaaren an bestimmten Positionen.

Hierbei kann einerseits eine zeitlich äquidistante Verteilung von Triggerimpulsen vorgegeben werden. Um sicherzustellen, daß die für den Korrekturalgorithmus herangezogenen Signal-Wertepaare gleichmäßig über die zugehörige Lissajous-Figur verteilt sind, werden hierzu geeignet liegende Signal-Wertepaare bzw. Zeitpunkte zum Erfassen der Signal-Wertepaare softwaremäßig vorgegeben.

Bei eventuell möglichen hohen Verfahrensgeschwindigkeiten kann jedoch wiederum der Fall auftreten, daß über mehrere Signalperioden hinweg immer Signal-Wertepaare erfaßt werden, die an ähnlichen Positionen auf der Lissajous-Figur liegen und demzufolge die verschiedenen Signal-Wertepaare nicht besonders gut als Eingangsdaten des Korrekturalgorithmus geeignet sind. Als vorteilhaft erweist sich daher, wenn die momentane Verfahrensgeschwindigkeit beispielsweise anhand der bislang erfaßten Meßwerte bestimmt wird. Im Fall hoher Verfahrensgeschwindigkeiten wird die zeitliche Verteilung der Triggerimpulse dann geeignet verändert, um diesen Fall auszuschließen und eine möglichst gleichmäßige Verteilung der Signal-Wertepaare für den Korrekturalgorithmus über die Lissajous-Figur zu gewährleisten.

Die letztgenannte Maßnahme muß jedoch nicht getroffen werden, wenn man bei hohen Verfahrensgeschwindigkeiten keine extrem exakte Signalkorrektur wünscht, sondern in diesem Fall auch mit ungenauer korrigierten Abtastsignalen auf Seiten der Auswerteeinheit zurecht kommt.

Andererseits ist es auch möglich, die Triggerimpulse für die Selektion der Signal-Wertepaare grundsätzlich nicht zeitlich-äquidistant vorzugeben, sondern diese als nicht-periodische Folge vorzugeben. Hierbei ist die zeitliche Verteilung der Folge der Triggerimpulse derart zu wählen, daß bei jeder möglichen Verfahrensgeschwindigkeit eine gleichmäßige Verteilung der Signal-Wertepaare über die Lissajous-Figur gewährleistet ist. Beispielsweise kann eine geeignete statistische zeitliche Verteilung der Triggerimpulse zu diesem Zweck über die CPU vorgegeben werden.

In einer weiteren Ausführungsform der erfindungsgemäßen Anordnung bzw. des erfindungsgemäßen Verfahrens kann vorgesehen werden, stets in Abhängigkeit der Relativgeschwindigkeit zwischen Maßstabs- und Abtasteinheit die zur Korrektur heranzuziehenden Signal-Wertepaare zu selektieren. Zu diesem Zweck ist es grundsätzlich erforderlich die jeweilige Relativgeschwindigkeit zu erfassen, was beispielsweise über geeignete Detektoren oder die Erfassung der Frequenz der Abtastsignale erfolgen kann. So

können dann bei langsamen Verfahrensgeschwindigkeiten und erhöhten Genauigkeitsanforderungen beispielsweise mehr Signalwerte aus dem Paar von Abtastsignalen herangezogen werden, während bei höheren Relativgeschwindigkeiten und entsprechend geringeren Präzisionsanforderungen die Signalkorrektur auf Grundlage weniger Signalwerte ausreicht. Insbesondere im Fall langsamer Verfahrensgeschwindigkeiten können viele Signal-Wertepaare aus den Abtastsignalen herangezogen werden, über die wiederum eine Mittelung möglich ist. Insgesamt ergibt sich aufgrund einer derartigen Mittelung über viele Signal-Wertepaare eine Genauigkeit für die bestimmten Korrekturwerte, die über der Auflösung der A/D-Wandlereinheit liegt.

In einer vorteilhaften Ausgestaltung der erfindungsgemäßen Anordnung bzw. des erfindungsgemäßen Verfahrens umfaßt diese desweiteren eine – nichtflüchtige – Speichereinheit, in der Korrekturgrößen abgelegt werden können. Zu Beginn einer neuen Messung werden diese Korrekturgrößen in entsprechende Stellsignale umgewandelt und beaufschlagen über die Korrekturereinheit die zu korrigierenden analogen Abtastsignale. Auf diese Art und Weise wird bereits beim ersten Durchgang von analogen Abtastsignalen durch die Korrekturereinheit eine erste, zumindest grobe Signalkorrektur vorgenommen; anschließend erfolgt die laufende Signal-Korrektur der analogen Abtastsignale auf Basis der beschriebenen Regelung wie vorab beschrieben.

Es existieren somit neben dem beschriebenen Ausführungsbeispiel eine Reihe von weiteren Möglichkeiten, die erfindungsgemäße Anordnung bzw.

das erfindungsgemäße Verfahren in Abhängigkeit der jeweiligen Anforderungen geeignet auszugestalten.

Patentansprüche

1. Anordnung zur automatischen Korrektur fehlerbehafteter Abtastsignale inkrementaler Positionsmeßeinrichtungen, wobei eingangsseitig mindestens ein Paar phasenversetzter, analoger Abtastsignale anliegen, die mit bestimmten Abweichungen von der idealen Signalform behaftet sind, wobei von einer nachgeordneten Auswertereinheit eine ideale Signalform vorausgesetzt wird mit

- einer Prozessoreinheit, der die Abtastsignale zugeführt werden und in der mittels eines Korrekturalgorithmus Korrekturgrößen bestimmt werden, die wiederum in entsprechende Stellsignale umgesetzt werden,
- einer Korrekturereinheit, der die analogen Abtastsignale sowie die Stellsignale zugeführt werden und die mehrere Abgleichmöglichkeiten umfaßt, um durch die Beaufschlagung mit den Stellsignalen die fehlerbehafteten Abtastsignale zu korrigieren,

dadurch gekennzeichnet, daß die Prozessoreinheit (5) sowie die Korrekturereinheit (6) so angeordnet sind, daß an der Prozessoreinheit (5) eingangsseitig Abtastsignale (S1', S2') anliegen, welche bereits die Korrekturereinheit (6) passiert haben.

2. Anordnung nach Anspruch 1, dadurch gekennzeichnet, daß in der Prozessoreinheit (5) eingangsseitig mindestens eine A/D-Wandlereinheit (12) angeordnet ist, über die die analogen Abtastsignale (S1', S2') digitalisierbar sind.

3. Anordnung nach Anspruch 2, dadurch gekennzeichnet, daß einer A/D-Wandlereinheit (12) mindestens zwei Sample/Hold-Stufen (10.1, 10.2) vorgeordnet sind und jeder dieser Sample/Hold-Stufen (10.1, 10.2) eines der Abtastsignale (S1', S2') zugeführt wird.

4. Anordnung nach Anspruch 3, dadurch gekennzeichnet, daß zwischen der A/D-Wandlereinheit (12) und den mindestens zwei Sample/Hold-Stufen (10.1, 10.2) eine Multiplexeinheit (11) angeordnet ist, die ein zeitsequentielles Durchschalten der Abtastsignale (S1', S2') von den Sample/Hold-Stufen (10.1, 10.2) an die A/D-Wandlereinheit (12) bewirkt.

5. Anordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Prozessoreinheit (5) mindestens eine CPU (13) in Form eines Mikroprozessors mit einem Arbeitsspeicher (14) umfaßt, der die von der A/D-Wandlereinheit (12) digitalisierten Abtastsignale (S1', S2') zugeführt werden.

6. Anordnung nach Anspruch 1, dadurch gekennzeichnet, daß in der Prozessoreinheit (5) ausgangsseitig mindestens eine D/A-Wandlereinheit (15a, 15b, 15c, 15d, 15e) angeordnet ist, über die die von der CPU (13) bestimmten Stellsignale (SA1, SA2, SO1, SO2, Sφ) in analoger Form an die Korrekturereinheit (6) übergeben werden.

7. Anordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Korrekturereinheit (6) Abgleichmöglichkeiten für die Amplituden der analogen Abtastsignale (S1', S2'), für die Gleichspannungsanteile der analogen Abtastsignale (S1', S2') sowie für den gegenseitigen Phasenversatz der analogen Abtastsignale (S1', S2') umfaßt, die über die Stellsignale (SA1, SA2, SO1, SO2, Sφ) von der Prozessoreinheit (5) beaufschlagbar sind.

8. Anordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Abgleichmöglichkeiten zumindest teilweise als elektronisch einstellbare Potentiometer (9.1, 9.2, 9.3) ausgebildet sind.

9. Anordnung nach Anspruch 2 und 5, gekennzeichnet durch eine Interpolatoreinheit (16), die die Signalperiode der korrigierten oder unkorrigierten analogen Abtastsignale (S1, S2, S1', S2') in eine vorgegebene Anzahl von Interpositionspositionen unterteilt und an den Interpositionspositionen Synchronisationssignale für das Einlesen der zugehörigen Signal-Wertepaare in die CPU (13) übermittelbar sind.

10. Anordnung nach Anspruch 9, dadurch gekennzeichnet, daß die Interpolatoreinheit (16) derart ausgebildet ist, daß eine absolute Bestimmung der Übernahmeposition der Signal-Wertepaare möglich ist und die absolute Positionsinformation an die CPU (13) als Synchronisationssignal übermittelbar ist.

11. Verfahren zur automatischen Korrektur fehlerbehafteter Abtastsignale inkrementaler Positionsmeßeinrichtungen, die mit bestimmten Abweichungen von der idealen Signalform behaftet sind, die von einer nachgeordneten Auswertereinheit vorausgesetzt werden, wobei

- die Abtastsignale einer Prozessoreinheit zugeführt werden und mittels eines Korrekturalgorithmus Korrekturgrößen bestimmt werden, die wiederum in entsprechende Stellsignale umgesetzt werden,
- die analogen Abtastsignale sowie die Stellsignale ferner einer Korrekturereinheit zugeführt werden, welche mehrere Abgleichmöglichkeiten umfaßt, um durch die Beaufschlagung mit den Stellsignalen die fehlerbehafteten Abtastsignale zu korrigieren, dadurch gekennzeichnet, daß

die der Prozessoreinheit (5) zugeführten Abtastsignale (S1', S2') am Ausgang der Korrekturereinheit (6) abgegriffen werden und auf Grundlage dieser Abtastsignale (S1', S2') über den Korrekturalgorithmus die Stellsignale (SA1, SA2, SO1, SO2, Sφ) bestimmt werden.

12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß ein Paar phasenversetzter Abtastsignale ($S1'$, $S2'$) hinsichtlich der Signalamplituden, der Gleichspannungsanteile und ihrer relativen Phasenlage korrigiert werden.

5

13. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß pro Signalperiode der Abtastsignale ($S1'$, $S2'$) eine vorbestimmte Anzahl von Signalwerten zur Ermittlung der Korrekturgrößen herangezogen wird.

14. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß die Abtastsignale ($S1'$, $S2'$) in der Prozessorereinheit (5) jeweils einer Sample/Hold-Stufe (10.1, 10.2) zugeführt werden, anschließend über eine Multiplex-Einheit (11) zeitsequentiell auf eine A/D-Wandlereinheit (12) durchgeschaltet und von dieser einer CPU (13) mit zugeordnetem Arbeitsspeicher (14) zugeführt werden, über die der Korrekturalgorithmus zur Bestimmung der Stellsignale (S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_{ϕ}) durchgeführt wird.

10

15

15. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß die im Korrekturalgorithmus zur Ermittlung der Korrekturgrößen und Stellsignale (S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_{ϕ}) herangezogenen Signal-Wertepaare geschwindigkeitsabhängig aus den analogen Abtastsignalen ($S1'$, $S2'$) ausgewählt werden.

25

16. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß die auf die analogen Abtastsignale ($S1'$, $S2'$) einwirkenden Stellsignale (S_{A1} , S_{A2} , S_{O1} , S_{O2} , S_{ϕ}) so gewählt sind, daß die Stellsignale aufeinanderfolgender Korrekturzyklen sich um nicht mehr als um einen vorbestimmten Betrag unterscheiden.

30

17. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß über eine Interpolatoreinheit (16) die Signalperiode der korrigierten oder unkorrigierten analogen Abtastsignale in eine vorgegebene Anzahl von Interpolationspositionen unterteilt wird und an den jeweiligen Interpolationspositionen die zugehörigen Signal-Wertepaare als Eingangswerte für den Korrekturalgorithmus erfaßt werden.

35

40

Hierzu 1 Seite(n) Zeichnungen

45

50

55

60

65

FIG. 1

